

Artigo Original

Recebido em 19/05/2008, aceito em 13/03/2009

Um sensor de temperatura operando em baixa tensão e baixa potência para aplicações em bio-implantes

A low-voltage low-power temperature sensor for bio-implant applications

Paulo César Crepaldi
Luis Henrique Carvalho Ferreira
Robson Luiz Moreno
Tales Cleber Pimenta*

Grupo de Microeletrônica,
Universidade Federal de Itajubá – UNIFEI
Av. BPS, 1303
37500-903 Itajubá, MG
E-mail: tales@unifei.edu.br

João Batista Macedo Vianna
Gilmar Fernandes do Prado
Universidade Federal de São Paulo – UNIFESP

*Autor para correspondência

Resumo

Sistemas de monitoramento de pacientes encontram aplicações em hospitais, incluindo salas de cirurgia e Centros de Terapia Intensiva – CTI. Quando conectados a uma rede de comunicação, os dispositivos de monitoramento formam um sistema de telemetria (biotelemetria) em que os pacientes podem ser monitorados de forma remota. A busca de portabilidade desses sistemas de telemetria promove a necessidade do uso de sensores e condicionadores de sinal que possam ser acoplados diretamente ao paciente ou mesmo implantados. Sistemas implantados possibilitam ainda maior conforto ao paciente quando da aquisição dos sinais fisiológicos. Importante também ressaltar que estes sistemas implantados operem, preferencialmente, sem bateria, ou seja, a sua energia de ativação provenha de um enlace de radio frequência (RF). Circuitos com baixo consumo de potência, baixa tensão de alimentação e uma área reduzida representam importantes características para a viabilidade destes implantes e principalmente no que diz respeito à segurança do paciente em não ter os seus tecidos submetidos a uma exposição excessiva de RF. Este trabalho apresenta um sensor de temperatura baseado em uma topologia que utiliza transistores CMOS compostos. Por estarem operando em inversão fraca, as correntes de polarização são reduzidas, assim como a tensão de alimentação. Como consequência tem-se um circuito que opera tanto na condição de baixa tensão (tensão de alimentação de 1 V) quanto na condição de baixa potência (potência dissipada na faixa de 100 nW). O circuito proposto apresenta uma topologia muito simples garantindo um consumo de área de silício reduzido (0,01 mm²). Este sensor será utilizado em um sistema implantado de monitoramento da curva de temperatura em avaliações de distúrbios do sono. Medidas obtidas na caracterização dos protótipos corroboram as condições de contorno estabelecidas.

Palavras-chave: Sensor de temperatura, Dispositivos implantados, Sistemas de biotelemetria.

Abstract

Patient monitoring systems can be found in a wide range of application on hospitals like in the Intensive Care Units and surgery rooms. When the systems are connected to a communication network they form a telemedicine system by which the patients can be monitored remotely away. The need of portability promotes a demand for sensors and signal conditioners that can be placed directly to the patient or, even, implanted. Implanted systems provide better comfort for patients during the physiologic data acquisition. These systems should operate preferably without battery, and in that case, the energy is obtained by inductive coupling (RF). Implanted devices demand low voltage and low power circuits in a small silicon area in order to offer comfort and safety to the patient, mainly in terms of excessive exposure to RF. This work presents a temperature sensor for low voltage and low power conditions, suitable for implanted devices. It is based on a circuit topology that uses composite transistors operating in weak inversion that demands extremely low currents at low power supply voltage (1 V), thus providing just 100 nW power dissipation. The circuit is very simple and its implementation requires a small silicon area (0.01 mm²). The sensor shall be used in an implanted device to monitor temperature measurements during sleeping disorder analysis. The tests conducted in the prototypes validate the circuit operation as temperature sensor.

Keywords: Temperature sensor, Implanted devices, Biotelemetry systems.

Extended Abstract

Introduction

There is a great interest in the development of equipment and devices that can monitor accurately and efficiently biological signals such as blood pressure, heart beatings and body temperature among others. It is very important that such devices can operate in an environment free of wires, where the information can be accessed remotely and processed in real time (biotelemetry) by external equipments.

Microelectronics has become a powerful tool when used in this scenario. In recent years, integrated circuits are being fabricated with large densities and endowed with intelligence. The reliability of these systems has been increasing and the costs are lowering.

In some clinical procedures, such as sleeping disorder analysis, it is necessary to evaluate the body temperature during the sleep. In that case it is commonly used temperature sensors connected by wire. Unfortunately, this procedure is uncomfortable for the patient, mainly during sleep. A possible solution to this problem is the use of an implantable temperature sensor activated by inductive coupling through Radio Frequency (RF). This approach demands some features for the implanted device, such as low voltage and low power consumption, and small silicon area. The low power consumption by the circuit is extremely important so that RF can be kept low in order to avoid tissue damaging.

This work proposes a simple solution for a Proportional to Absolute Temperature (PTAT) temperature sensor that exhibits very attractive features, mainly for implantable device applications, such as low voltage and low power operation, besides presenting good linearity (in the range -20 to $+80$ °C) and a small silicon area.

The focus of this project is the use of the classic CMOS peaking circuit by using the composite transistor configuration where the devices operate in weak inversion. The voltage-current relationship of the CMOS composite transistor approaches the bipolar transistor behavior that has been used in voltage reference circuits and temperature sensing.

A prototype was implemented in a standard $0.35 \mu\text{m}$ CMOS process from Taiwan Semiconductor Manufacturing Company (TSMC) through MOSIS Educational Program and the samples were tested at UNIFEI in the Microelectronics Group.

Material and Methods

The sensor circuit is based on a CMOS peaking current source where all single transistors were replaced by the composite transistor, as can be seen in Figure 2. The point of interest is the voltage at node V_{PTAT} . The equations of voltage V_{PTAT} can be obtained initially from expressions (1) and (2) that describe the MOS transistor in weak inversion. Expression (11) can be obtained after some expression manipulation, such as the elimination of the V_{DS} dependent term on expression (1) and an alternative form to obtain the square root in expression (8). Expression (11) demonstrates the relationship between this voltage and the temperature to be linear, thus exhibiting a positive slope which is proportional to absolute tempera-

ture (PTAT). The circuit was designed to operate with as low as a 1 V voltage supply and a peaking current of approximately 50 nA. This condition represents a power consumption of only 100 nW. According to expression (3), the aspect ratio between the transistor M3 and M2 is 1.35 and R_p should be $200 \text{ k}\Omega$ in order to achieve this operating point.

Since the temperature sensor is a self-biased circuit, it requires a start-up circuit to provide a stable operation condition different of I_o equals to zero, otherwise it could be stable on zero. The start-up circuit is achieved by using transistor MS and capacitor CS. The transient current through CS brings up the peaking current to its nominal and stable value. CS is implemented as a Poly-Insulator-Poly – PIP capacitor of 0.5 pF. The aspect ratios of the transistors are listed in Table 1. Expression (13) provides the size ratio of the composite transistor pair. That ratio must be met in order to take advantage of the features offered by the composite configuration. Another important feature of the circuit is the cascode topology using composite transistor. The drain output impedance is larger than in a single transistor, and therefore presents less sensibility of the internal node V_{PAT} regarding power supply fluctuations.

Results and Discussion

This work presents the development of a body temperature sensor as part of an implanted device to be used in sleeping disorder analysis. Since it is a biomedical application, the main considerations are reduced power consumption; minimum size and comfort for the patient. Other important characteristics, such as linearity and low voltage operation were also taken into account.

One possible way to reduced power consumption, minimize device dimensions and provide comfort to the patient is by using inductive coupling through radio frequency (RF) in an implanted device. Unfortunately this solution has a drawback in the power supply voltage, limiting it to low values, thus requiring low voltage solutions.

Classic temperature sensors based on bipolar transistors are unacceptable due to the elevated power consumption. A viable solution is the use of MOS transistors operating in the weak inversion. This operation condition allows voltage and current reduction, which is in accordance to the premises of implanted devices.

Experimental results confirm the circuit operation as temperature sensor, presenting an excellent linearity in the range -20 °C to $+80$ °C. Since the circuit is implemented using a composite MOS transistor operating in weak inversion, it consumes low current under low voltage operation. Due to its simplicity, the circuit requires a small silicon area.

Under a 1 V power supply, the circuit consumes just 100 nW. Statistical analysis have shown good linearity of the voltage V_{PTAT} as function of the temperature, and its low dependency on process parameters variations. Another important consequence of the small silicon area is the possibility of additional circuitry in the implanted device, to perform other operations or measurements.

Introdução

Existe um grande interesse no desenvolvimento de equipamentos e dispositivos que possam monitorar, com precisão e eficiência, sinais biológicos dos seres humanos como pressão arterial, batimentos cardíacos e temperatura corporal, dentre outros.

É muito importante que tais equipamentos tragam não só conforto para os pacientes monitorados, mas também apresentem informações seguras para as avaliações e diagnósticos dos profissionais da área de saúde. Existe, ainda, uma preocupação atual para que estes equipamentos possam atuar dentro de um sistema em que as informações trafeguem sem fios, em tempo real e que possam ser acessadas e processadas remotamente (biotelemetria) por uma máquina digital como, por exemplo, um computador pessoal. Existe até a possibilidade de se usar a Internet como um meio de tráfego destas informações, caracterizando o que se denomina *e-Health* (Miyazaki, 2003; Puers, 2005; Scanlon *et al.*, 1996).

Em alguns procedimentos de análise, como os distúrbios do sono, existe a necessidade do acompanhamento da temperatura corporal. Para a aquisição deste parâmetro fisiológico é comum a utilização de sensores não implantados conectados por fios. Este procedimento pode trazer um desconforto adicional ao paciente e dificultar a realização do procedimento.

Uma solução atraente é a utilização de um sensor de temperatura implantado e ativado por um enlace de rádio frequência (RF). Para tanto são necessárias algumas características como, por exemplo, baixa tensão de alimentação, baixa potência de dissipação e área reduzida de silício. A baixa dissipação de potência é importante para reduzir a energia do enlace de RF e não causar danos aos tecidos do paciente.

O sensor faz parte de um sistema mais abrangente de biotelemetria em que outros blocos, como regulador de tensão, condicionamento e tratamento de sinal, transmissor e receptor de RF estão presentes e projetados com as mesmas condições de contorno.

A microeletrônica surge neste cenário como uma poderosa ferramenta de projeto, pois tem apresentado ao longo dos últimos anos a possibilidade de produção de circuitos integrados cada vez mais dotados de "inteligência" e com grandes densidades de encapsulamento. A confiabilidade dos sistemas integrados é, por sua vez, aumentando-se, paralelamente, o custo de prototipagem e produção (Zhang *et al.*, 2005).

Neste contexto, o circuito desenvolvido aponta para uma solução bastante atraente de um sensor de

temperatura proporcional (*Proportional To Absolute Temperature* - PTAT) que apresenta como principais características o seu baixo consumo de potência, a sua área de silício reduzida e uma excelente linearidade na faixa de $-20\text{ }^{\circ}\text{C}$ a $80\text{ }^{\circ}\text{C}$.

O ponto fundamental do projeto é a utilização de uma topologia denominada transistor composto como ilustrado na Figura 1 (Ferreira *et al.*, 2008). Esta configuração opera em regime de inversão fraca (tensão de polarização V_{GS} inferior à tensão de limiar V_{TH}) que acarreta em algumas propriedades das suas relações tensão-corrente se aproximarem do comportamento de um transistor bipolar, que também é utilizado em topologias de circuitos para a geração de tensões de referência e sensores de temperatura.

Para validar o circuito, o mesmo foi difundido pela TSMC em um processo CMOS digital padrão de $0,35\text{ }\mu\text{m}$. Os protótipos foram testados no Grupo de Microeletrônica da UNIFEI.

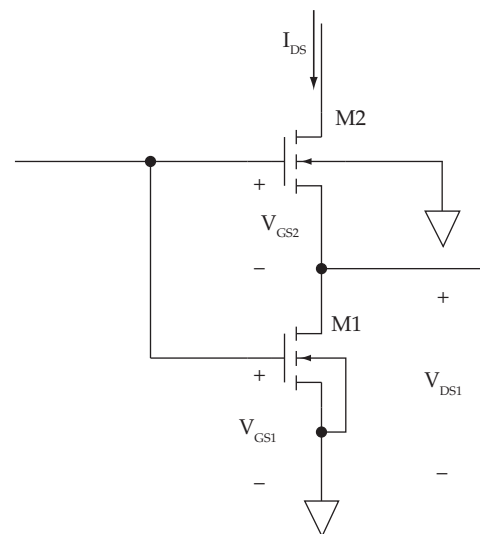


Figura 1. Topologia do transistor composto. **Figure 1.** Composite transistor topology.

Material e Métodos

Transistores bipolares e sensores de temperatura

Uma forma muito comum de implementar sensores de temperatura integrados é a utilização de transistores bipolares de substrato, que são considerados elementos parasitas na tecnologia CMOS. A idéia fundamental é polarizar estes dispositivos com correntes de emissor de valores diferentes e, desta forma, obter uma diferença entre as suas tensões base-emissor (V_{BE}) que é diretamente proporcional à temperatura absoluta (Zhangming e Yintang, 2005).

Esta técnica apresenta vantagens como a repetibilidade e a sua bem conhecida tensão de *bandgap* a 0 K. Contudo, estes transistores precisam estar polarizados de forma que o nível de corrente de emissor garanta a operação dentro de uma faixa constante dos seus ganhos de corrente β (ainda que pequenos por se tratarem de dispositivos parasitas). Mesmo em se tratando de circuitos integrados, esta ordem de grandeza das correntes situa-se na faixa de unidades a dezenas de μA .

Outro ponto a ressaltar é o próprio valor de V_{BE} que em termos práticos está na faixa de 600 mV e pode elevar os requisitos mínimos de alimentação do circuito. Portanto, para uma aplicação que considera dispositivos implantados, o uso de correntes e tensões mais elevadas está em oposição à condição de contorno que exige as operações em baixa tensão e baixo consumo.

O circuito proposto neste trabalho tem como mérito apresentar uma solução que atende, através de uma topologia simples, aos requisitos de baixa tensão de alimentação e baixo consumo. Para se alcançar este objetivo, o circuito utiliza transistores MOS operando em inversão fraca. Além disto, representa uma solução igualmente atraente no que diz respeito ao consumo de área de silício.

Considerações sobre o circuito

O circuito apresentado na Figura 2 ilustra a implementação do sensor de temperatura. Observa-se a

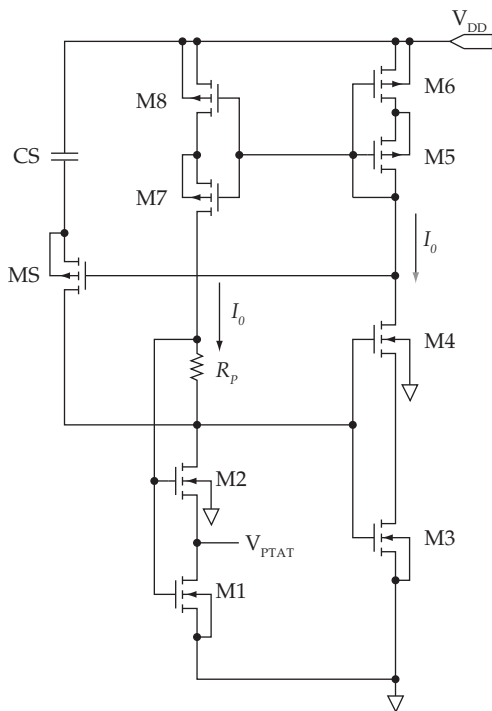


Figura 2. Circuito fonte de corrente CMOS Peaking.
Figure 2. CMOS Peaking current source circuit.

grande simplicidade da topologia que está baseada em um circuito clássico, que é a fonte de corrente denominada *CMOS Peaking*.

Como os transistores estão operando em inversão fraca, o equacionamento fundamental para as suas correntes de dreno é dado por (Ferreira *et al.*, 2008):

$$I_{DS} = I_s \left(\frac{W}{L} \right) \exp \left(q \frac{V_{GS} - V_{TH}}{nkT} \right) \left[1 - \exp \left(-q \frac{V_{DS}}{kT} \right) \right] \quad (1)$$

onde I_s é a corrente característica de inversão fraca, (W/L) é o aspecto de geometria do transistor, q é a carga do elétron, n é o fator de inversão fraca, k é a constante de Boltzmann, T a temperatura absoluta e V_{TH} é a tensão de limiar do dispositivo.

Na equação (1) o termo exponencial que contém a tensão V_{DS} pode ser desprezado uma vez que estando os transistores operando na região de saturação, o valor desta tensão deve ser maior que $3kT/q$ (≈ 75 mV).

Por inspeção do circuito verifica-se que:

$$V_{GS}(M1) = V_{GS}(M3) + I_o R_p \quad (2)$$

Usando as equações (1) e (2) e considerando que as correntes de dreno dos transistores M1 e M2 são iguais, o sistema pode ser resolvido para a chamada corrente de pico (*peaking current*) I_o levando à seguinte relação (Cheng e Wu, 2005):

$$n \frac{kT}{q} \ln \left[\frac{\left(\frac{W}{L} \right)_{M3}}{\left(\frac{W}{L} \right)_{M1}} \right] = I_o R_p \quad (3)$$

Para este projeto, o aspecto de geometria (W/L) dos transistores M1 e M3 foi fixado em 1,35 e o resistor R_p foi fixado em 200 k Ω . Desta forma, a I_o estará situada em aproximadamente 50 nA. A tensão de alimentação foi fixada em 1 V, o que leva a um consumo total do circuito de aproximadamente 100 nW.

O ponto de interesse no circuito é o nó denominado V_{PTAT} que, na sessão a seguir, será demonstrado possuir uma atuação com coeficiente térmico positivo.

Avaliação teórica da tensão V_{PTAT}

Para os transistores M1 e M2 as correntes de dreno são iguais e, desprezando-se o termo que contém V_{DS} , tem-se:

$$\frac{I_{DS}(M1)}{I_{DS}(M2)} = \frac{I_s \left(\frac{W}{L} \right)_{M1} \exp \left(q \frac{V_{GS1} - V_{TH1}}{nkT} \right)}{I_s \left(\frac{W}{L} \right)_{M2} \exp \left(q \frac{V_{GS2} - V_{TH2}}{nkT} \right)} = 1 \quad (4)$$

Por inspeção do circuito, verifica-se que:

$$V_{DS1} = V_{GS1} - V_{GS2} \quad (5)$$

Substituindo a equação (5) em (4) chega-se a:

$$V_{DS1} = n \frac{kT}{q} \ln \left[\frac{\left(\frac{W}{L}\right)_{M2}}{\left(\frac{W}{L}\right)_{M1}} \right] + V_{TH1} - V_{TH2} \quad (6)$$

Para o transistor M1 a tensão de limiar é igual a V_{TH0} , porém para o transistor M2 a tensão de limiar sofre a modificação imposta pelo efeito de corpo (*body effect*), que relaciona a variação da tensão de limiar (*threshold voltage*) com a tensão do substrato em transistores MOS. O efeito de corpo surge quando o terminal fonte está em um potencial diferente do substrato. O processo CMOS digital padrão da TSMC apresenta um substrato do tipo N o que impossibilita a fabricação de transistores NMOS em poços separados. O equacionamento para a tensão de limiar de M2 será, então:

$$V_{TH2} = V_{TH0} + \gamma \left(\sqrt{2\phi_F + V_{DS1}} - \sqrt{2\phi_F} \right) \quad (7)$$

onde γ é o coeficiente de efeito de corpo e ϕ_F é o potencial de Fermi. Observa-se que a tensão substrato-fonte do transistor M2 é igual à tensão dreno-fonte do transistor M1. Na equação (3) os termos que estão na raiz quadrada podem ser simplificados através da seguinte relação (Burington, 1973):

$$(a+x)^{1/2} = \sqrt{a} + \frac{x}{2\sqrt{a}} \quad a^2 > x^2 \quad (8)$$

Das equações (4), (5) e (6) chega-se à seguinte relação:

$$V_{DS1} = \frac{n \frac{kT}{q} \ln \left[\frac{\left(\frac{W}{L}\right)_{M2}}{\left(\frac{W}{L}\right)_{M1}} \right]}{1 + \frac{\gamma}{2\sqrt{2\phi_F}}} \quad (9)$$

Considerando que (Tsivids, 1999):

$$1 + \frac{\gamma}{2\sqrt{2\phi_F}} = n \quad (10)$$

chega-se, finalmente, a:

$$V_{PTAT} = V_{DS1} = \frac{kT}{q} \ln \left[\frac{\left(\frac{W}{L}\right)_{M2}}{\left(\frac{W}{L}\right)_{M1}} \right] \quad (11)$$

Analisando a equação (11) pode-se concluir que o comportamento da tensão dreno-fonte do transistor M1, com relação à temperatura absoluta, é diretamente proporcional, caracterizando uma referência PTAT. Comprova-se também que a corrente de polarização do transistor composto não afeta diretamente o comportamento em relação à temperatura. Esta equação mostra que a tensão V_{PTAT} depende de uma relação entre as dimensões dos transistores M1 e M2, assim, cuidados na elaboração do *layout* e a adoção de comprimentos (L) e larguras (W) de canal dos transistores

com um valor superior a 3 vezes a dimensão mínima, minimizam as variações de processo e conseqüentemente as dispersões em V_{PTAT} .

Outro ponto importante a se observar na estrutura do transistor composto, em comparação com um transistor simples, é o fato de ser baseada em uma topologia do tipo cascode. Desta forma existe um aumento significativo da impedância vista do dreno fazendo com que o nó interno V_{PTAT} fique mais insensível às flutuações da tensão de alimentação (Ferreira *et al.*, 2008).

O aspecto de geometria do transistor composto

É necessária uma avaliação dos aspectos de geometria dos transistores M1 e M2 para que duas condições de contorno sejam satisfeitas. Primeiro a condição em que os transistores estejam operando na sua região de saturação ($V_{DS} > 3kT/q$) e, paralelamente, que a área de silício consumida seja minimizada. Para tanto, deve-se fazer:

$$V_{DS1} = \frac{kT}{q} \ln \left[\frac{\left(\frac{W}{L}\right)_{M2}}{\left(\frac{W}{L}\right)_{M1}} \right] \geq 3 \frac{kT}{q} \quad (12)$$

chegando-se a:

$$\frac{\left(\frac{W}{L}\right)_{M2}}{\left(\frac{W}{L}\right)_{M1}} \geq e^3 \approx 20 \quad (13)$$

Ou seja, a relação entre os aspectos de geometria dos transistores será fixada em 20 para garantir a saturação e minimizar área de silício.

A Tabela 1 mostra as dimensões dos transistores utilizados no circuito do sensor de temperatura.

Circuito de *start-up*

Por se tratar de um circuito auto-polarizado, a fonte de corrente CMOS *Peaking* apresenta dois pontos estáveis de corrente (Wild e Gheorghiu, 1999). Um de-

Tabela 1. Aspectos de geometria dos transistores do circuito CMOS *Peaking*. **Table 1.** Transistors aspect ratio of the CMOS *Peaking* circuit.

Transistor	W/L [μm]
M1	55/1
M2	1100/1
M3	74/1
M4	1480/1
M5	800/2
M6	100/2
M7	800/2
M8	100/2
M5	10/2

les é o projetado pelos parâmetros dos componentes usados, e o outro é uma condição indesejável em que a corrente fica com seu valor igual a zero. Para levar a operação do circuito ao ponto quiescente é necessária a presença de um circuito auxiliar, denominado *start-up*. Neste projeto, o circuito de *start-up* é implementado, também de uma forma simples, através do transistor MS e do capacitor CS ilustrados na Figura 2. Ao se energizar o circuito, a corrente transitória para carregar CS é responsável para levar a partida na corrente I_o e levá-la até o seu valor nominal.

O capacitor CS é implementado através de uma estrutura PIP (*Poly-Insulator-Poly*) e teve sua área fixada de tal forma que se estabelecesse uma capacitância de aproximadamente 0,5 pF.

Resultados

Os protótipos difundidos foram testados dentro de uma variação de temperatura que compreende a faixa de -20 °C a +80 °C; valores fora da faixa das

variações de temperatura corporal, mas necessárias como figura de mérito na análise de circuitos baseados em tecnologia CMOS e um indicativo de que o circuito pode se apresentar como uma solução para outras aplicações. Para se evitar o carregamento dos instrumentos de medida no ponto de teste da tensão V_{PTAT} foi utilizado um *buffer* (implementado através de um CI discreto, no caso, o CA3140) como ilustrado na Figura 3.

A Tabela 2 resume os valores medidos para a temperatura ambiente (27 °C). Os valores indicados representam a média para estas 5 amostras. O valor médio da tensão V_{PTAT} é de 81,8 mV, valor este compatível com a teoria apresentada na equação (11).

A Figura 4 mostra a variação de V_{PTAT} com a temperatura para 5 amostras analisadas, nas quais é possível observar o comportamento linear dessa tensão com a temperatura. Este resultado aponta também para uma pequena dispersão em função das variações de processo. Esta dispersão aparece como

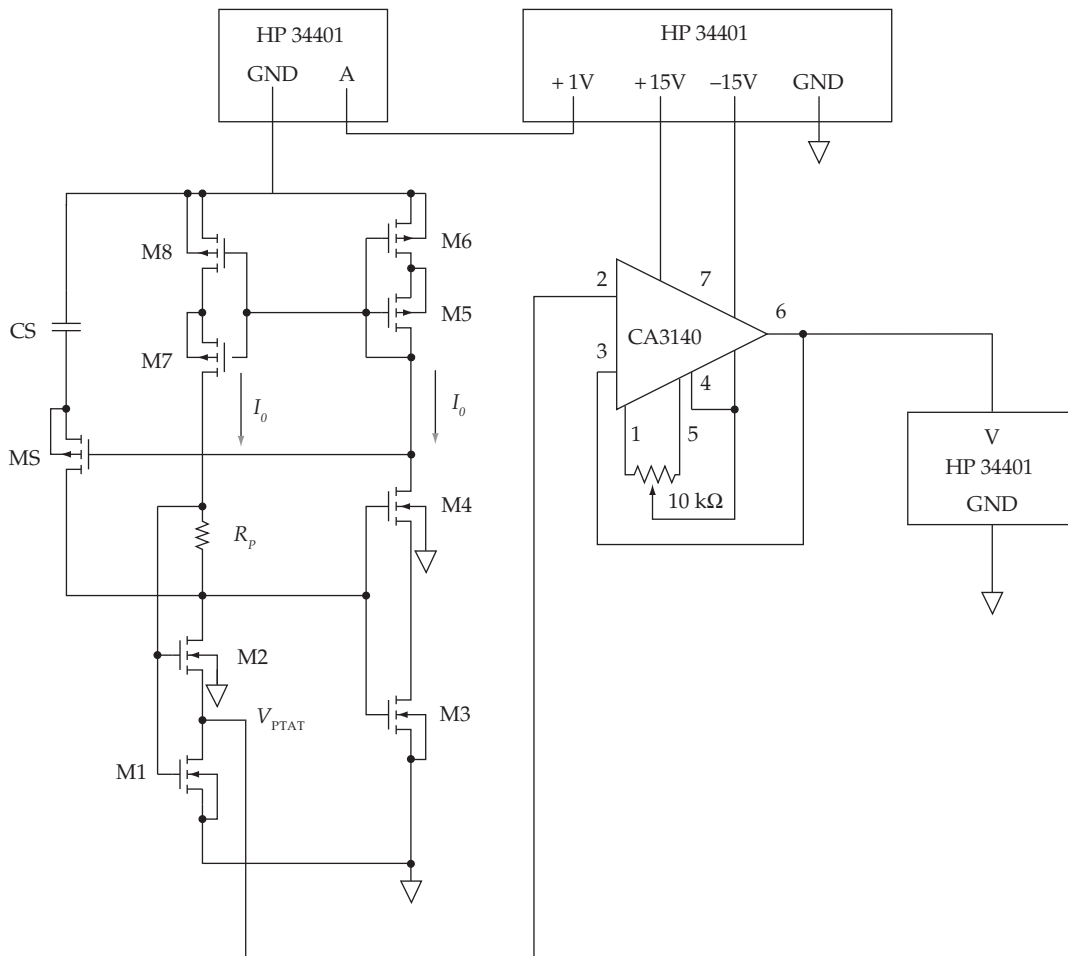


Figura 3. Configuração de teste do circuito CMOS Peaking. **Figure 3.** CMOS Peaking circuit test configuration.

Tabela 2. Valores medidos (média de 5 amostras) para temperatura ambiente ($T = 27\text{ }^{\circ}\text{C}$). **Table 2.** Measured values (average of 5 samples) at ambient temperature ($T = 27\text{ }^{\circ}\text{C}$).

Parâmetro	Medida
V_{DD}	1 V
I_{DD}	101 nA
V_{PTAT}	81,8 mV
Consumo de potência	101 nW
Área	0,01 mm ²

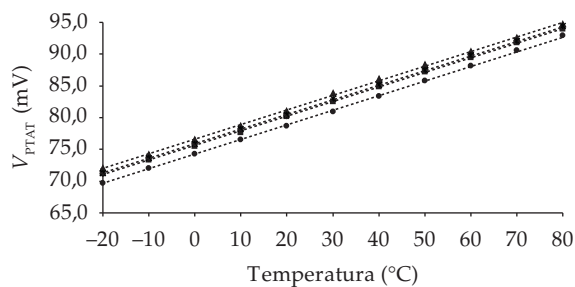


Figura 4. Variação da tensão V_{PTAT} com a temperatura para 5 amostras. **Figure 4.** V_{PTAT} voltage variation with temperature for 5 samples.

um desvio padrão nas medidas efetuadas para um valor constante de temperatura e situa-se na ordem de 1 mV. Contudo, observa-se que este desvio aparece como uma constante ao longo de toda faixa de operação do circuito, ou seja, é interpretado como um erro de tensão de *offset* que é compensado nos processamentos posteriores de tratamento e condicionamento do sinal.

A Tabela 3 traz informações sobre a regressão linear efetuada para os conjuntos de pontos de cada amostra. O índice de determinação (R-quadrado) é uma indicação de quanto os pontos se aproximam do modelo de regressão adotado (Lakshmikumar *et al.*, 1986). Como a regressão é linear, trata-se de uma indicação da linearidade do comportamento de V_{PTAT} . Também foi incluído o coeficiente angular das regressões que indicam o coeficiente térmico desta tensão ($\Delta V_{PTAT}/\Delta T$) em $\mu\text{V}/^{\circ}\text{C}$. A título de comparação, o coeficiente térmico avaliado através da equação (11) é de aproximadamente $258\ \mu\text{V}/^{\circ}\text{C}$.

A Figura 5 mostra uma microfotografia de um dos protótipos difundidos. Em destaque, dentre outras estruturas investigadas, está o sensor de temperatura que ocupa uma área de silício de aproximadamente $0,01\ \text{mm}^2$.

Tabela 3. Resumo da regressão linear aplicada aos pontos obtidos das 5 amostras. **Table 3.** Linear Regression applied to the points of the 5 samples.

Amostra	R-quadrado	$\Delta V_{PTAT}/\Delta T$ [$\mu\text{V}/^{\circ}\text{C}$]
1	0,9994	233,0
2	0,9999	232,0
3	0,9993	230,2
4	0,9999	234,3
5	0,9997	231,3

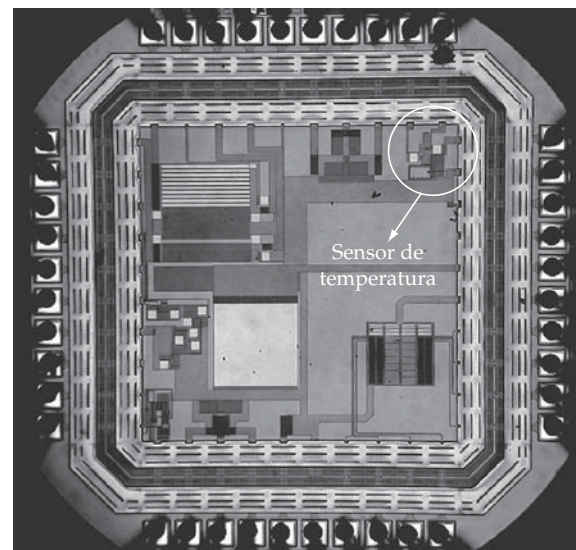


Figura 5. Microfotografia do CI difundido e o sensor de temperatura. **Figure 5.** Diffused IC microphotography and the temperature sensor.

Discussão e Conclusão

Este trabalho apresenta como seu objetivo o desenvolvimento de um sensor integrante de um sistema de aquisição de temperatura corporal que é utilizado em avaliações de distúrbios do sono. Como se trata de uma aplicação biomédica, algumas características importantes como consumo, tamanho e conforto ao paciente foram consideradas prioritárias. Além destas, outras características inerentes a aplicações semelhantes, como a linearidade, por exemplo, foram focalizadas para a obtenção de um desempenho otimizado.

Uma forma de reduzir o consumo, diminuir o volume e trazer um conforto adicional ao paciente é a utilização da ativação do sistema por um enlace de rádio frequência (RF), ou seja, trata-se de um dispositivo implantado ou um bio-implante. Esta solução traz um impacto direto na tensão de alimentação, exigindo valores que são inferiores às tensões clássicas e causando a necessidade de operação em um modo denominado de baixa tensão (*low voltage*).

Circuitos clássicos de sensores de temperatura que são construídos com transistores bipolares são descartados, pois violam as características de consumo. Embora seja também um circuito clássico, a topologia apresentada agrega uma modificação importante em que são utilizados transistores MOS operando em inversão fraca. Este modo de operação permite a redução tanto dos níveis de tensão quanto dos níveis de corrente fazendo jus às características que foram priorizadas.

Os resultados experimentais comprovam que o circuito pode ser usado como um sensor de temperatura, pois apresenta uma boa linearidade dentro da faixa de $-20\text{ }^{\circ}\text{C}$ a $+80\text{ }^{\circ}\text{C}$. Além disto, em função de características de operação advindas do uso do transistor composto, apresenta baixo consumo de potência e é alimentado em um regime de baixa tensão. Pela simplicidade da topologia, também a área de silício é minimizada.

O circuito opera a partir de uma alimentação de 1 V consumindo uma potência da ordem de 100 nW. A aplicação das ferramentas estatísticas aponta para uma boa linearidade do comportamento da tensão V_{PTAT} em função da temperatura e da minimização da dependência desta tensão com relação à dispersão dos parâmetros de processo. Outro aspecto importante a ressaltar é que, em função da pequena área de silício consumida pelo sensor, fica viável a inserção de circuitos adicionais para o tratamento e condicionamento da tensão V_{PTAT} sem custos adicionais na prototipagem.

Referências

- BURINGTON, R. S. **Handbook of mathematical tables and formulas**. 5 ed. New York: McGraw-Hill Book Company, 1973. 480 p.
- CHENG, M. H.; WU, Z. W. Low-power low-voltage reference using peaking current mirror circuit. **Electronic Letters**, v. 41, n. 10, p. 572-573, 2005.
- FERREIRA, L. H. C.; PIMENTA, T. C.; MORENO, R. L. An ultra-low-voltage ultra-low-power weak inversion composite MOS transistor: concept and applications. **IEICE Transactions on Electronics**, v. E91-C, n. 4, p. 662-665, 2008.
- LAKSHMIKUMAR, K. R.; HADAWAY, R. A.; COPELAND, M. A. Characterization and modeling of mismatch in MOS transistors for precision analog design. **IEEE Journal of Solid State Circuits**, v. 21, n. 6, p. 1057-1066, 1986.
- MIYAZAKI, M. The future of e-Health – wired or not wired. **Business Briefing: Hospital Engineering & Facilities Management**, Reference Section, p. 1-5, 2003.
- PUERS, R. Implantable sensor systems. **DISens – Delft University Research Center for Intelligent Sensor Microsystems Symposium Book**, n. 26, p. 1-14, 2005.
- SCANLON, W. G.; EVANS, N. E.; CRUMLEY, G. C.; MCCREESH, Z. M. Low power radio telemetry: the potential for remote patient monitoring. **Journal of Telemedicine and Telecare**, v. 2, n. 4, p. 185-191, 1996.
- TSIVIDS, Y. **Operation and modeling of the MOS transistor**. 2 ed. New York: McGraw-Hill Companies, 1999. 648 p.
- WILD, A.; GHEORGHIU, V. Theory of operation and design criteria for a MOS peaking current source. In: INTERNATIONAL SEMICONDUCTOR CONFERENCE - CAS'99, 1999, Sinaia. **Proceedings...** Phoenix: Motorola Inc., 1999. V. 1, p. 85-88.
- ZHANG, G. Q.; VAN ROOSMALEN, F.; GRAEF, M. The paradigm of more than Moore. In: INTERNATIONAL CONFERENCE ON ELECTRONIC PACKING TECHNOLOGY, 6., 2005, Shenzhen. **Proceedings...** Shenzhen: [s.n.], 2005. p. 17-24.
- ZHANGMING, Z.; YINTANG Y. A 0.8 V low-power CMOS PTAT voltage reference. In: IEEE INTERNATIONAL WORKSHOP ON VLSI DESIGN AND VIDEO TECHNOLOGY, 2005, Suzhou. **Proceedings...** Suzhou: [s.n.], 2005. p. 1-5.